

Reference 3

Japanese Patent Public Disclosure No. 153058/1980

Date of Public Disclosure: November 28, 1980

Application No. 50444/1979

Application Date: April 24, 1979

Inventor: Akihiko Itoh

Applicant: Fujitsu Limited

Title: Sector File Control System

Claim:

A sector file control system comprising a channel, an input-output control unit for controlling devices in accordance with an indication from said channel, and sector file devices, each device being connected to said input-output control unit wherein said channel provides a read/write indication by a sector unity of said devices, said input-output unit comprises a plurality of unity sector file control units which each of the unity sector file control units controls read/write operations to a sector unity indicated by said read/write indication by a sector unity, and said each of unity sector file control units processes said read/write control in turn in accordance with an indication from said channel.

BEST AVAILABLE COPY

STK V. EMC
STK 08829

⑨ 日本国特許庁 (JP)

公特許出願公開

⑩ 公開特許公報 (A)

昭55-153058

Int. Cl.
G 06 F 13/04
3/00
G 11 B 5/09

識別記号
104

厅内整理番号
7361-5B
6711-5B
7345-5D

⑪ 公開 昭和55年(1980)11月28日
発明の数 1
審査請求 有

(全 4 頁)

セクタ・ファイル制御方式

特願 昭54-50444
出願 昭54(1979)4月24日
発明者 伊藤彰彦
川崎市中原区上小田中1015番地
富士通株式会社内

発明者 谷口春政

川崎市中原区上小田中1015番地
富士通株式会社内
出願人 富士通株式会社
川崎市中原区上小田中1015番地
代理人 弁理士 森田寛

明細書

1. 発明の名称 セクタ・ファイル制御方式

2. 専門請求の範囲

チャネルと該チャネルからの指示にもとづいてデバイスを制御する入出力制御装置と該入出力制御装置に対して接続されるセクタ・ファイル・デバイスとを含む入出力処理システムにおいて、上記チャネルは上記入出力制御装置に対して上記デバイス上のセクタ単位でのリード/ライト指示を与えるよう構成されており、かつ上記入出力制御装置は上記セクタ単位でのリード/ライト指示に対応して当該指示されたセクタ単位に対してリード/ライト制御を行なう単位セクタ・ファイル制御ユニットを複数個もつて、上記単位セクタ・ファイル制御ユニットは上記チャネルからの指示によつて順次交番にリード/ライト制御を実行するようにしたことを特徴とするセクタ・ファイル制御方式。

3. 発明の詳細な説明

本発明は、セクタ・ファイル制御方式、特にセクタ・ファイル・デバイスをもつ入出力処理システムにおいて、入出力制御装置に、指示されたセクタ単位に対してリード/ライト制御を行なう単位セクタ・ファイル制御ユニットを複数個もつて、上記デバイス上の物理的に連続するセクタを上記複数個の単位セクタ・ファイル制御ユニットが交番で囲ふことによつて、例えばデバイス内の記憶媒体が回転する間に順次リード/ライトするよう制御するセクタ・ファイル制御方式に関するものである。

例えば磁気ディスク装置の如きセクタ・ファイル・デバイスにおいては、記憶媒体上をセクタに分割しておき、該セクタ単位でリード/ライトするようになる。このようなデバイスを有する入出力処理システムにおいては、当該デバイスを制御する入出力制御装置はセクタ・ファイル制御回路部(SFC)をもつ。そしてチャネルからのセクタ単位でのリード/ライト指示を受けて、デバ

イスに対するリード／ライト制御を行なう。即ち、セクタ・サーチが終了してチャネルから現実にリード／ライトが通知されると、デバイス側から所望のセクタに対応するセクタ・パルスが発せられたことを条件として当該セクタに対してリード／ライトを行なうように制御する。そして当該セクタに対するリード／ライトが終了すると、チャネルに対してリード／ライト終了報告を行なう。そして再びチャネルからのリード／ライト通知にもとづいて次の所望のセクタに対してリード／ライトを行なう。このように、1セクタ毎にチャネルの助けを受けるような制御を行なうことによつて、セクタ・ファイル制御回路部は比較的簡単な構成をもつことであり、容易に1チップLSI化できる利点をもつ。しかし、一方デバイス全体が回転している間に次々と物理的に選択するセクタに対してリード／ライトすることはできず、例えば物理的に1つおきに存在するセクタに対してリード／ライトすることとなる。即ち物理的に1つおきに存在するセクタを論理的に選択するセクタとみ

として扱はるようになる。

このために、1トラック上の全セクタに対してリード／ライトする場合には、デバイスが2回走ることを要することとなる。

本発明は、上記従来のセクタ・ファイル制御回路を用いてチャネルの介在のもとでリード／ライトする制御想像の利点を享受しつつ、リード／ライト位置を高速里で行ない得るようすることを目的としている。そしてそのため、本発明のセクタ・ファイル制御方式は、チャネルと該チャネルからの指示にもとづいてデバイスを制御する入出力制御装置と該入出力制御装置に対して送信されるセクタ・ファイル・デバイスとをそなえる入出力処理システムにおいて、上記チャネルは上記入出力制御装置に対して上記デバイス上のセクタ単位でのリード／ライト指示を与えるよう構成されており、かつ上記入出力制御装置は上記セクタ単位でのリード／ライト指示に対応して当該指示されたセクタ単位に対してリード／ライト制御を行なう単位セクタ・ファイル制御ユニットを複数個

3

4

そなえてなり；上記単位セクタ・ファイル制御ユニットは上記チャネルからの指示によつて順次交替にリード／ライト制御を実行するようにしたことを特徴としている。以下図面を参照しつつ説明する。

オ1図は本発明の一実施例構成、オ2図は本発明の一実施例制御方式を説明するタイム・チャートを示す。

オ1図において、1は中央処理装置、2は主記憶装置、3はチャネル・プロセッサ、4は入出力制御装置、5-0、5-1、……は天々磁気ディスク、6-0、6-1は天々本発明にいう単位セクタ・ファイル制御ユニット、7はユニット選択回路部を表わしている。

以下例えば磁気ディスク5-0上の物理的に選択するセクタ2、2+1、2+2に対して次々とリード／ライト処理を行なうものとして、オ2図を参照しつつその処理を説明する。

(1) 今セクタ2を指定してリード／ライト指示が与えられているとし、セクタ・サーチ処理が

行なわれ、例えば磁気ディスク5-0がオ2図示のセクタ・パルスにもとづいて、セクタ・マップを発したとする。

(2) これによつて入出力制御装置4はチャネル・プロセッサ3に対してこの旨を通知する。チャネル・プロセッサ3はこれに応じてリード／ライトに関する初期設定を行ない、#0 単位セクタ・ファイル制御ユニット 6-0 に対するリード／ライト指示を行なう。またその他のチャネル・プロセッサ3は#1ユニット 6-1 に対してセクタ・サーチを指示する。

(3) #0ユニット 6-0は、上記リード／ライト指示にもとづいて、リード／ライトされるべきセクタ2に對応するセクタ・パルス（図示）が現われたことを条件に、セクタ2に對してリード／ライトを行なう。

(4) また#1ユニット 6-1は、上記セクタ・パルスが現われたことを条件でセクタ・マップをチャネル・プロセッサ3に通知する。

(5) 上に処理(4)による通知にもとづいて、チャネル

5

-342-

ト指示にもとづいて、リード／ライトされるべきセクタ(2+2)に対応するセクタ・バルス(図示8)が現われたことを条件に、セクタ(2+2)に対してリード／ライトを行なう。

如 そして、セクタ(2+2)に対するリード／ライトが終了すると、#0ユニット6-0はチャネル・プロセッサ3に対してリード／ライト終了割込みを行なう。そしてチャネル・プロセッサ3は#0ユニット6-0に対するリード／ライト指示を行なう。

ル・プロセッサ3は#1ユニット6-1に対するリード／ライト指示を行なう。

(6) #0ユニット6-0は、セクタ2+2に対するリード／ライトの終了にもとづいて、チャネル・プロセッサ3に対してリード／ライト終了割込みを行なう。そしてチャネル・プロセッサ3は#0ユニット6-0に対するリード／ライト指示を行なう。

(7) 一方#1ユニットは、上記リード／ライト指示にもとづいて、リード／ライトされるべきセクタ(2+1)に対応するセクタ・バルス(図示9)が現われたことを条件に、セクタ(2+1)に対してリード／ライトを行なう。

(8) #1ユニット6-1は、セクタ(2+1)に対するリード／ライトの終了にもとづいて、チャネル・プロセッサ3に対してリード／ライト終了割込みを行なう。これによつてチャネル・プロセッサ3は#1ユニット6-1に対してストップ指示を行なう。

(9) 一方#0ユニット6-0は、上記リード／ライ

バイス上の物理的に選択するセクタに対して次々とリード／ライトしてゆくことが可能となる。またヘッド的にも入出力制御装置内に、いわば1テンプで構成されるユニットを複数個もうけると共にユニット選択回路などによつて上記ユニットを選択することで足りる。

なお、上記説明においては省略したが、デバイス上のリード／ライト・ヘッドをポジショニングするなどのリード／ライト・データの転送を行なわない制御については、単位セクタ・ファイル制御ユニット6-0と6-1とのいずれか一方のみが動作すれば足りることは言うまでもない。

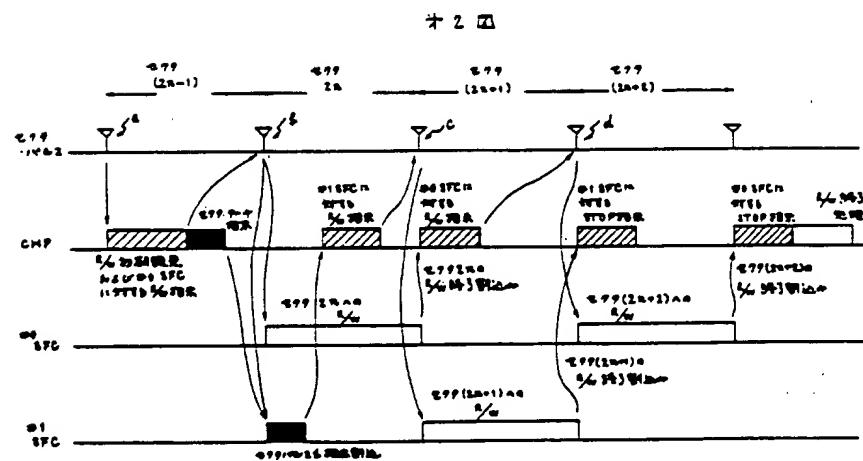
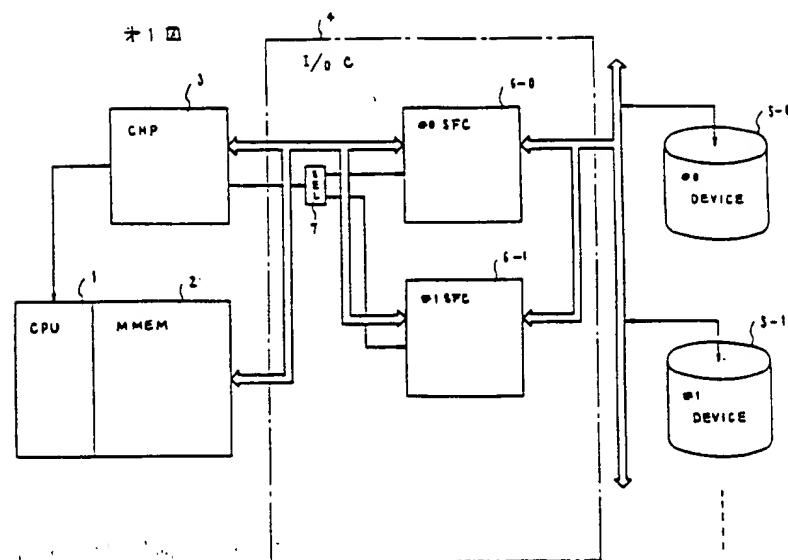
4. 図面の簡単な説明

オ1図は本発明の一実施例構成、オ2図は本発明の一実施例制御方式を説明するタイム・チャートを示す。

図中、1は中央処理装置、2は主記憶装置、3はチャネル・プロセッサ、4は入出力制御装置、5-0、5-1、……は夫々磁気ディスク、6-0、

6-1は夫々単位セクタ・ファイル制御ユニット、7はユニット選択回路部を表わす。

特許出願人 富士通株式会社
代理人井端士 藤田 寛



THIS PAGE BLANK (USPTO)